

ORGANIZACIJA I ARHITEKTURA RAČUNARA

PROJEKT U FUNKCIJI PERFORMANSI

PREVOD JEDANAESTOG IZDANJA

William Stallings



Organizacija i arhitektura računara: projekat u funkciji performansi, *prevod jedanaestog izdanja*

ISBN 978-86-7991-433-0

Autorizovan prevod sa engleskog jezika jedanaestog izdanja knjige

Organization and Architecture Designing for Performance Eleventh Edition

Original Copyright © 2019, 2016, 2013, 2010, 2006, 2003, 2000 by Pearson Education, Inc., Hoboken, New Jersey 07030.

Copyright © prevoda, 2020. Računarski fakultet, Beograd i CET, Beograd.

Sva prava zadržana. Nijedan deo ove knjige ne može biti reprodukovano, snimljen, ili emitovan na bilo koji način: elektronski, mehanički, fotokopiranjem, ili drugim vidom, bez pisane dozvole izdavača. Informacije korišćene u ovoj knjizi nisu pod patentnom zaštitom. U pripremi ove knjige učinjeni su svi naponi da se ne pojave greške. Izdavač i autori ne preuzimaju bilo kakvu odgovornost za eventualne greške i omaške, kao ni za njihove posledice.

Prevod	Milan D. Milošević
Recenzent	Bogdana Stambolović
Lektor	Nataša Ninković
Prelom	Predrag Bujić
Tehnički urednik	Vesna Petrinović
Urednik	Jovana Ristić
Izdavači	Računarski fakultet Beograd, Knez Mihaila 6/VI tel. (011) 2627-613, 2633-321 www.raf.edu.rs CET Computer Equipment and Trade Beograd, Skadarska 45 tel/fax: (011) 3243-043, 3235-139, 3237-246 www.cet.rs
Za izdavača	Dragan Stojanović, direktor
Tiraž	1000
Štampa	„Pekograf“, Beograd

Nastavno-naučno veće Računarskog fakulteta na 142. elektronskoj sednici održanoj 27. 4. 2020. godine donelo je odluku da prevod knjige „Организација и архитектура рачунара“ аутора Williama Stallings-a, bude štampana kao univerzitetski udžbenik.

Mojo ženi Triciji

SADRŽAJ

Predgovor xi

O autoru xx

PRVI DEO UVOD 1

Poglavlje 1 Osnovni pojmovi i evolucija računara 1

- 1.1 Organizacija i arhitektura 2
- 1.2 Struktura i funkcija 3
- 1.3 IAS računar 11
- 1.4 Logička kola, memorijske ćelije, čipovi i moduli sa više čipova 17
- 1.5 Evolucija Intel x86 arhitekture 23
- 1.6 Ugrađeni sistemi 25
- 1.7 Arhitektura ARM procesora 29
- 1.8 Ključni termini, kontrolna pitanja i zadaci 35

Poglavlje 2 Pojam i smisao performansi računara 37

- 2.1 Projektovanje za performanse 38
- 2.2 Procesori sa više jezgara, MIC i CPGPU procesori 44
- 2.3 Dva zakona koja nude bolji uvid: Amdalov zakon i Litlov zakon 45
- 2.4 Osnovna merila performansi računara 48
- 2.5 Izračunavanje srednje vrednosti 51
- 2.6 Merenje performansi i SPEC merenje performansi 59
- 2.7 Ključni termini, kontrolna pitanja i zadaci 66

DRUGI DEO RAČUNARSKI SISTEM 72

Poglavlje 3 Pogled odozgo na funkcije i međusobne veze unutar računara 72

- 3.1 Komponente računara 73
- 3.2 Funkcije računara 75
- 3.3 Strukture veza između komponenti računara 90
- 3.4 Povezivanje pomoću sabirnica 92
- 3.5 Povezivanje od tačke do tačke 94
- 3.6 PCI Express 99
- 3.7 Ključni termini, kontrolna pitanja i zadaci 108

Poglavlje 4 Hijerarhija memorije: lokalnost i performanse 112

- 4.1 Princip lokalnosti 113
- 4.2 Karakteristike memorijskih sistema 118
- 4.3 Hijerarhija memorije 121
- 4.4 Modelovanje performansi hijerarhije memorije sa više nivoa 128
- 4.5 Ključni termini, kontrolna pitanja i zadaci 135

Poglavlje 5 Keš memorija 138

- 5.1 Principi keš memorije 139
- 5.2 Elementi projektovanja keš memorije 143
- 5.3 Organizacija keš memorije familije procesora Intel x86 165
- 5.4 Organizacija keš memorije procesora IBM z13 168
- 5.5 Modeli performansi keš memorije 169
- 5.6 Ključni termini, kontrolna pitanja i zadaci 173

Poglavlje 6 Unutrašnja memorija 177

- 6.1 Poluprovodnička glavna memorija 178
- 6.2 Ispravljanje grešaka 187
- 6.3 DDR DRAM memorija 192
- 6.4 eDRAM memorija 197
- 6.5 Fleš memorija 199
- 6.6 Novije tehnologije postojanih poluprovodničkih memorija 202
- 6.7 Ključni termini, kontrolna pitanja i zadaci 206

Poglavlje 7 Spoljašnja memorija 210

- 7.1 Magnetni disk 211
- 7.2 RAID diskovi 221
- 7.3 Poluprovodnički (SSD) diskovi 231
- 7.4 Optička memorija 234
- 7.5 Magnetna traka 240
- 7.6 Ključni termini, kontrolna pitanja i zadaci 242

Poglavlje 8 Ulazno/izlazne operacije 245

- 8.1 Spoljašnji uređaji 247
- 8.2 U/I moduli 249
- 8.3 Programirane U/I operacije 252
- 8.4 U/I operacije upravljane prekidima 256
- 8.5 Direktno pristupanje memoriji 265
- 8.6. Direktno pristupanje keš memoriji 270**
- 8.7 U/I kanali i procesori 278
- 8.8 Standardi za povezivanje spoljašnjih uređaja 280
- 8.9 U/I struktura računara IBM z13 283
- 8.10 Ključni termini, kontrolna pitanja i zadaci 287

Poglavlje 9 Podrška operativnog sistema 291

- 9.1 Prikaz operativnih sistema 292
- 9.2 Raspoređivanje 303
- 9.3 Upravljanje memorijom 309
- 9.4 Upravljanje memorijom u procesorima Intel x86 320
- 9.5 Upravljanje memorijom u procesoru ARM 325
- 9.6 Ključni termini, kontrolna pitanja i zadaci 330

TREĆI DEO ARITMETIKA I LOGIKA 334**Poglavlje 10 Brojevni sistemi 334**

- 10.1 Decimalni sistem 335
- 10.2 Pozicioni brojevni sistemi 336
- 10.3 Binarni sistem 337
- 10.4 Pretvaranje između binarnih i decimalnih brojeva 337
- 10.5 Heksadecimalna notacija 340
- 10.6 Ključni termini i zadaci 342

Poglavlje 11 Računarska aritmetika 344

- 11.1 Aritmetičko-logička jedinica 345
- 11.2 Predstavljanje celih brojeva 346
- 11.3 Aritmetika celih brojeva 351
- 11.4 Predstavljanje brojeva sa pokretnim zarezom 366
- 11.5 Aritmetika brojeva sa pokretnim zarezom 374
- 11.6 Ključni termini, kontrolna pitanja i zadaci 383

Poglavlje 12 Digitalna logika 388

- 12.1 Bulova algebra 389
- 12.2 Logička kola 394
- 12.3 Kombinatorna kola 396
- 12.4 Sekvencijalna kola 414
- 12.5 Programabilni logički uređaji 423
- 12.6 Ključni termini i zadaci 428

ČETVRTI DEO SKUPOVI INSTRUKCIJA I ASEMBLERSKI JEZIK 432**Poglavlje 13 Skupovi instrukcija: karakteristike i funkcije 432**

- 13.1 Karakteristike mašinskih instrukcija 433
- 13.2 Tipovi operanda 440
- 13.3 Tipovi podataka u procesorima Intel x86 i ARM 442
- 13.4 Tipovi operacija 445
- 13.5 Tipovi operacija procesora Intel x86 i ARM 458
- 13.6 Ključni termini, kontrolna pitanja i zadaci 466
- Dodatak 13a Poredak bitova sa manjeg, većeg i oba kraja 472

Poglavlje 14 Skupovi instrukcija: načini i formati adresiranja 476

- 14.1 Načini adresiranja 477
- 14.2 Načini adresiranja koje koriste x86 i ARM 483
- 14.3 Formati instrukcija 489
- 14.4 Formati instrukcija procesora x86 i ARM 497
- 14.5 Ključni termini, kontrolna pitanja i zadaci 502

Poglavlje 15 Asemblerski jezik i srodne teme 506

- 15.1 Koncepti asemblerskog jezika 507
- 15.2 Motivacija za programiranje u asemblerskom jeziku 510
- 15.3 Elementi asemblerskog jezika 512
- 15.4 Primeri 518
- 15.5 Tipovi asemblera 523
- 15.6 Asembleri 523
- 15.7 Učitavanje i povezivanje 526
- 15.8 Ključni termini, kontrolna pitanja i zadaci 533

PETI DEO CENTRALNA PROCESORSKA JEDINICA 537

Poglavlje 16 Struktura i funkcija procesora 537

- 16.1 Organizacija procesora 538
- 16.2 Organizacija registara 539
- 16.3 Ciklus instrukcije 545
- 16.4 Protočna obrada instrukcija 548
- 16.5 Organizacija procesora za protočnu obradu 565
- 16.6 Familija procesora x86 568
- 16.7 ARM procesor 575
- 16.8 Ključni termini, kontrolna pitanja i zadaci 581

Poglavlje 17 Računari sa smanjenim skupom instrukcija 586

- 17.1 Karakteristike izvršavanja instrukcije 588
- 17.2 Korišćenje velikog niza registara 593
- 17.3 Optimizacija registara kompajlerom 598
- 17.4 Arhitektura smanjenog skupa instrukcija 600
- 17.5 Protočna obrada u RISC arhitekturi 606
- 17.6 Procesor MIPS R4000 610
- 17.7 SPARC arhitektura 616
- 17.8 Organizacija procesora za protočnu obradu 621
- 17.9 CISC, RISC arhitekture i savremeni sistemi 624
- 17.10 Ključni termini, kontrolna pitanja i zadaci 625

Poglavlje 18 Paralelna obrada na nivou instrukcija i superskalarni procesori 629

- 18.1 Uvod 630
- 18.2 Problemi projektovanja 637
- 18.3 Mikroarhitektura procesora Intel Core 646
- 18.4 Procesor ARM Cortex-A8 652
- 18.5 Procesor ARM Cortex-M3 659
- 18.6 Ključni termini, kontrolna pitanja i zadaci 664

Poglavlje 19 Operacije kontrolne jedinice i mikroprogramirana kontrola 669

- 19.1 Mikrooperacije 670
- 19.2 Kontrola procesora 676
- 19.3 Ožičena realizacija 686
- 19.4 Mikroprogramirana kontrola 689
- 19.5 Ključni termini, kontrolna pitanja i zadaci 698

ŠESTI DEO PARALELNA ORGANIZACIJA 701**Poglavlje 20 Paralelna obrada 701**

- 20.1 Organizacija sa više procesora 703
- 20.2 Simetrični multiprocesori 705
- 20.3 Koherentnost keš memorije i MESI protokol 709
- 20.4 Višenitni rad i čip sa više procesora 718
- 20.5 Klasteri 723
- 20.6 Neuniformni pristup memoriji 726
- 20.7 Ključni termini, kontrolna pitanja i zadaci 730

Poglavlje 21 Računari sa više jezgara 736

- 21.1 Problemi sa performansama hardvera 737
- 21.2 Problemi sa performansama softvera 740
- 21.3 Organizacija sa više jezgara 745
- 21.4 Heterogena organizacija sa više jezgara 747
- 21.5 Procesor Intel Core i7-5960X 756
- 21.6 Procesor ARM Coretex-A15 MPCore 757
- 21.7 Centralni računar IBM z13 762
- 21.8 Ključni termini, kontrolna pitanja i zadaci 765

Dodatak A Sistemske sabirnice 768

- A.1 Struktura sabirnice 769
- A.2 Hijerahije sa više sabirnica 770
- A.3 Elementi projektovanja sabirnica 773

Dodatak B Strategije pomoćne keš memorije 777

- B.1 Pomoćna keš memorija 778
- B.2 Selektivna pomoćna keš memorija 780

Dodatak C Prepletana memorija 782**Dodatak D Međunarodni referentni alfabet 785****Dodatak E Stekovi 788**

- E.1 Stekovi 789
- E.2 Način na koji se stek ostvaruje 790
- E.3 Izračunavanje izraza 791

x SADRŽAJ

Dodatak F Rekurzivne procedure 795

- F.1 Rekurzija 796
- F.2 Predstavljanje stabla aktiviranja 797
- F.3 Ostvarivanje korišćenjem steka 803
- F.4 Rekurzija i iteracija 804

Dodatak G Dodatne teme o protočnoj obradi instrukcija 807

- G.1 Tabele rezervacija protočne obrade 808
- G.2 Prihvatna memorija za promenu redosleda 815
- G.3 Tomasulov algoritam 818
- G.4 Praćenje pristupa 822

Rečnik 826

Reference 839

Indeks 848



PREDGOVOR

ŠTA JE NOVO U JEDANAESTOM IZDANJU

Otkako je deseto izdanje ove knjige objavljeno, viđene su brojne inovacije i poboljšanja u ovoj oblasti. U ovom novom izdanju pokušavam da na jedno mesto skupim te promene istovremeno zadržavajući opšti i sveobuhvatni prikaz čitave oblasti. Kao početak pripreme novog izdanja, deseto izdanje ove knjige pažljivo su pregledali brojni profesori koji predaju odgovarajući predmet i profesionalci koji rade u ovoj oblasti. Rezultat jeste da, na mnogim mestima, priča postaje jasnija i sažetija, a ilustracije su poboljšane.

Pored tih pročišćavanja, kako bi se poboljšala pedagoška vrednost i čitljivost knjige, kroz čitavu knjigu postoje značajne izmene. Zadržana je približno ista organizacija poglavlja, ali je većina prerađena i dodati su novi delovi. Najuočljivije promene su sledeće:

- **Moduli sa više čipova:** novo razmatranje modula sa više čipova (engl. *multichip module* – *MCM*), koji se sada naširoko koriste, dodato je u poglavlje 1.
- **SPEC merenje performansi:** obrada metodologija koje koristi SPEC (Standard Performance Evaluation Corporation – Udruženje za standardizaciju procene performansi) u poglavlju 2 ažurirano je tako da sada obuhvata paket za merenje performansi SPEC CPU2017.
- **Hijerarhija memorije:** novo poglavlje o hijerarhiji memorije značajno proširuje razmatranje ove teme, koja je bila deo poglavlja o keš memoriji. Ovo novo poglavlje 4 obuhvata:
 - ažurirano i prošireno objašnjenje principa lokalnosti;
 - ažurirano i prošireno objašnjenje hijerarhije memorije;
 - na novi način obrađeno modelovanje performansi pristupa podacima u hijerarhiji memorije.
- **Keš memorija:** poglavlje o međumemoriji (keš memoriji) je ažurirano i prerađeno. Poglavlje 5 sada obuhvata:
 - prerađeno i prošireno objašnjenje organizacije logičke keš memorije, uključujući nove podatke kojima se to bolje objašnjava;
 - novo razmatranje memorije koja može da se adresira po sadržaju;
 - novo razmatranje pravila za dodeljivanje memorije sa upisivanjem i bez upisivanja;
 - novi odeljak o modelovanju performansi keš memorije.

- **Ugrađena DRAM memorija:** poglavlje 6 o unutrašnjoj memoriji sada obuhvata odeljak o sve popularnijoj eDRAM memoriji.
- **Unapređeno formatiranje hard diskova sa 4k sektorima** (engl. *Advanced Format*): poglavlje 7 o eksternoj memoriji sada obuhvata razmatranje danas naširoko korišćenog formatiranja hard diskova sa 4k sektorima.
- **Bulova algebra:** razmatranje Bulove algebre u poglavlju 12 prošireno je novim tekstom, slikama i tabelama kako bi bilo lakše razumljivo.
- **Asemblerski jezik:** obrada asemblerskog jezika je proširena na čitavo poglavlje, sa više detalja i više primera.
- **Organizacija paralelne obrade:** razmatranje organizacije paralelne obrade je značajno prošireno novim tekstom i slikama. Taj materijal se sada nalazi u poglavljima 16 (Struktura i funkcija procesora), 17 (RISC procesori) i 18 (Superskalarni procesori).
- **Koherentnost keš memorije:** razmatranje MESI protokola za koherentnost keš memorije u poglavlju 20 prošireno je novim tekstom i slikama.

PODRŠKA NASTAVNOM PLANU ZA RAČUNARSKE NAUKE I RAČUNARSKU TEHNIKU PREMA PREPORUKAMA UDRUŽENJA ACM/IEEE

Ova knjiga je namenjena kako profesorima i studentima, tako i profesionalcima. Kao udžbenik može da se koristi za predavanje studentima tokom jednog ili dva semestra na računarskim i elektrotehničkim fakultetima. Ovo izdanje podržava nastavni plan za računarske nauke CS2013 (engl. *Computer Science Curricula 2013*) prema preporukama udruženja ACM/IEEE. Nastavni plan CS2013 sva predavanja deli u tri kategorije: osnovna predavanja 1 (trebalo bi da sve teme budu deo nastavnog plana), osnovna predavanja 2 (trebalo bi da sve ili skoro sve teme budu obuhvaćene) i izborna predavanja (po želji, dovoljno da se steknu potrebna znanja). U oblasti arhitekture i organizacije (AR), nastavni plan CS2013 obuhvata pet tema iz osnovnih predavanja 2 i tri teme po izboru, od kojih se svaka sastoji od više manjih tema. Ovaj tekst obuhvata svih osam tema koje se navode u nastavnom planu CS2013. U tabeli P.1 prikazana je podrška za AR nastavne celine koje su date u ovom udžbeniku. Ova knjiga takođe podržava nastavni plan za računarsku tehniku (CE2016) udruženja ACM/IEEE. Nastavni plan CE2016 definiše osnovni nivo predavanja za studente računarske tehnike, podeljen u dvanaest oblasti. Jedna od tih oblasti je arhitektura i organizacija računara (CE-CAO), koja se sastoji od deset najvažnijih nastavnih celina. Ovaj tekst pokriva sve CE-CAO nastavne celine koje se navode u nastavnom planu CE2016. U tabeli P.2 prikazano je šta je tačno time pokriveno.

Tabela P.1 Pokrivenost nastavnog plana CS2013 za nastavnu celinu arhitektura i organizacija računara (AR)

IAS osnovne nastavne celine	Teme	Pokrivenost u udžbeniku
Digitalna logika i digitalni sistemi (sloj 2)	<ul style="list-style-type: none"> • Pregled i istorija arhitekture računara • Kombinatorna nasuprot sekvencijalne logike/nizovi logičkih kola koja se mogu programirati kao osnovni kombinatorni sekvencijalni gradivni blokovi logike • Višestruki prikazi/slojevi tumačenja (hardver je samo još jedan sloj) • Fizička ograničenja (kašnjenje logičkih kola, broj ulaza, broj izlaza, energija, napajanje) 	<ul style="list-style-type: none"> – poglavlje 1 – poglavlje 12
Prikaz podataka na mašinskom nivou (sloj 2)	<ul style="list-style-type: none"> • Bitovi, bajtovi i reči • Prikaz brojevanih podataka i brojčane osnove • Sistemi sa nepokretnim i pokretnim zarezom • Prikazivanje brojeva korišćenjem predznaka i potpunog komplementa • Prikazivanje podataka koji nisu brojčani (kodovi znakova, grafički podaci) 	<ul style="list-style-type: none"> – poglavlje 10 – poglavlje 11
Organizacija mašine na nivou asemblera (sloj 2)	<ul style="list-style-type: none"> • Osnovna organizacija Fon Nojmanove mašine • Kontrolna jedinica; uzimanje, dekodiranje i izvršavanje instrukcije • Skupovi i tipovi instrukcija (rad sa podacima, kontrola, U/I) • Asemblerski/mašinski programski jezik • Format i instrukcija • Režimi adresiranja • Pozivanje potprograma i mehanizmi vraćanja (unakrsne reference prevođenja i izvršavanja PL/jezika) • U/I i prekidi • Organizacija deljenja memorije između više procesora/procesora sa više jezgara • Upoznavanje sa SIMD instrukcijama nasuprot MIMD instrukcijama i Flinovom podelom 	<ul style="list-style-type: none"> – poglavlje 1 – poglavlje 8 – poglavlje 13 – poglavlje 14 – poglavlje 15 – poglavlje 19 – poglavlje 20 – poglavlje 21
Organizacija i arhitektura memorije (sloj 2)	<ul style="list-style-type: none"> • Sistemi skladištenja podataka i njihova tehnologija • Hijerarhija memorije: vremenski i prostorni položaj • Organizacija i rad glavne memorije • Kašnjenje, trajanje ciklusa, propusni opseg i preplitanje • Keš memorije (mapiranje adrese, veličina bloka, pravila zamene i skladištenja) • Koherentnost keš memorije više procesora / korišćenje sistema memorije za sinhronizaciju unutar jezgara / nedeljive operacije memorije • Virtuelna memorija (tabela straničenja, TLB) • Obrada grešaka i pouzdanost 	<ul style="list-style-type: none"> – poglavlje 4 – poglavlje 5 – poglavlje 6 – poglavlje 7 – poglavlje 9 – poglavlje 20

Povezivanje i komunikacija (sloj 2)	<ul style="list-style-type: none"> • U/I osnove: usaglašavanje prenosa, privremeno skladištenje (baferovanje), programirani U/I, U/I pokretani prekidima • Strukture prekida: vektorski i prioritetni; potvrda prekida • Eksterno skladištenje, fizička organizacija i disk jedinice • Sabirnice: protokoli sabirnica, arbitraža, memorija sa direktnim pristupom (DMA) • RAID arhitekture 	<ul style="list-style-type: none"> – poglavlje 3 – poglavlje 7 – poglavlje 8
Funkcionalna organizacija (izborna)	<ul style="list-style-type: none"> • Primena jednostavnih putanja podataka, uključujući protočnu obradu instrukcija, otkrivanje i rešavanje mogućih rizika zbog grešaka u prenosu • Kontrolna jedinica: hardversko rešenje nasuprot mikroprogramiranom rešenju • Protočna obrada instrukcija • Uvod u paralelizam na nivou instrukcija (ILP) 	<ul style="list-style-type: none"> – poglavlje 16 – poglavlje 17 – poglavlje 18 – poglavlje 19
Višeprocorske i alternativne arhitekture (izborna)	<ul style="list-style-type: none"> • Primeri SIMD i MIMD skupova instrukcija i arhitektura • Povezivanje mreža • Sistemi deljenja memorije između više procesora i konzistentnost memorije • Koherentnost keš memorije više procesora 	<ul style="list-style-type: none"> – poglavlje 20 – poglavlje 21
Poboljšanje performansi (izborna)	<ul style="list-style-type: none"> • Superskalarna arhitektura • Predviđanje granjanja, spekulativno izvršavanje, izvršavanje preko reda • Prethodno preuzimanje • Vektorski procesori i grafički procesori (GPU) • Hardverska podrška za višenitni rad • Proširivost 	<ul style="list-style-type: none"> – poglavlje 17 – poglavlje 18 – poglavlje 20

Tabela P.2 Pokrivenost nastavnog plana CE2016 za nastavnu celinu arhitektura i organizacija računara (AR)

Nastavna celina	Pokrivenost u udžbeniku
Istorija i kraći pregled	Poglavlje 1 – Osnovni pojmovi i evolucija računara
Najvažniji alati, standardi i/ili tehnička ograničenja	Poglavlje 3 – Pogled odozgo na funkcije i međusobne veze računara
Arhitektura skupa instrukcija	Poglavlje 13 – Skupovi instrukcija: karakteristike i funkcije Poglavlje 14 – Skupovi instrukcija: režimi i formati adresiranja Poglavlje 15 – Asemblerski jezik i povezane teme
Merenje performansi	Poglavlje 2 – Pojam i smisao performansi računara
Računarska aritmetika	Poglavlje 10 – Brojčani sistemi Poglavlje 11 – Računarska aritmetika
Organizacija procesora	Poglavlje 16 – Struktura i funkcija procesora Poglavlje 17 – Računari sa smanjenim brojem instrukcija (RISC) Poglavlje 18 – Paralelizam na nivou instrukcija i superskalarni procesori Poglavlje 19 – Rad kontrolne jedinice i mikroprogramirana kontrola

Organizacija i arhitektura sistema memorije	Poglavlje 4 – Hijerarhija memorije: lokalnost i performanse Poglavlje 5 – Keš memorija Poglavlje 6 – Tehnologija interne memorije Poglavlje 7 – Spoljašnja memorija
Povezivanje i komunikacija između ulaza/izlaza	Poglavlje 8 – Ulaz/izlaz
Periferni podsistemi	Poglavlje 3 – Pogled odozgo na funkcije i međusobne veze računara Poglavlje 8 – Ulaz/izlaz
Arhitekture sa više/mnogo jezgara	Poglavlje 21 – Računari sa više jezgara
Arhitekture distribuiranog sistema	Poglavlje 20 – Paralelna obrada

CILJEVI

Tema ove knjige su struktura i funkcija računara. Njena svrha jeste da predstavi, što je jasnije i potpunije moguće, prirodu i karakteristike savremenih računarskih sistema.

Ovaj zadatak je izazovan iz nekoliko razloga. Prvo, postoji ogromna raznolikost proizvoda za koje bi se sa pravom moglo tvrditi da su računari, od mikroprocesora sa samo jednim čipom koji košta nekoliko dolara do superračunara koji koštaju desetak miliona dolara. Raznolikost se pokazuje ne samo u ceni već i u dimenzijama, performansama i primeni. Drugo, velika brzina promena, kojom se tehnologija računara oduvek odlikovala, nastavlja se bez prekida. Ove promene obuhvataju sve aspekte tehnologije računara, od tehnologije osnovnih integrisanih kola, koja se koriste za konstruisanje komponenata računara, do sve većeg korišćenja koncepta paralelne organizacije pri kombinovanju tih komponenti.

Uprkos raznolikosti i brzini promena u oblasti računara, izvesni najosnovniji pojmovi se mnogo ne menjaju. Primena tih pojmova zavisi od trenutnog stanja tehnologije i ciljeva projekatana koji se tiču ostvarivanja odnosa cene i performansi. Svrha ove knjige jeste da ponudi temeljno razmatranje najosnovnijih pojmova organizacije i arhitekture računara i njihovu povezanost sa savremenim problemima projektovanja.

Podnaslov ukazuje na temu i pristup koji se koristi u ovoj knjizi. Oduvek je za projektovanje računarskih sistema bilo važno da se ostvare vrhunske performanse, ali ovaj zahtev nikada nije bio stroži ili teži za ispunjavanje nego danas. Sve osnovne karakteristike performansi računarskih sistema, uključujući brzinu procesora, brzinu memorije, kapacitet memorije i brzine razmene podataka, naglo postaju sve bolje. Štaviše, poboljšavaju se različitim brzinama. Ovo otežava projektovanje uravnoteženog sistema kojim se postižu najbolje performanse i najveća iskorišćenost svih elemenata. Stoga projektovanje računara sve više postaje igra menjanja strukture i funkcija u jednoj oblasti kojima se nadomešćuju neusklađene performanse u drugoj oblasti. Kako se ta igra odvija, viđaćemo u čitavoj knjizi kroz brojne odluke koje se donose prilikom projektovanja računarskih sistema.

Računarski sistem, poput bilo kog sistema, sastoji se od međusobno povezanih skupova komponenata. Ovaj sistem se najbolje opisuje u smislu strukture – način na koji se komponente međusobno povezuju i funkcije – rad pojedinih komponenti.

Pored toga, organizacija računara je hijerarhijska. Sve glavne komponente mogu dalje da se opišu razlaganjem u njihove osnovne potkomponente i opisivanjem njihove strukture i funkcije. Zbog jasnoće i lakšeg razumevanja ova hijerarhijska organizacija se u ovoj knjizi opisuje od vrha ka dnu:

- **Računarski sistem:** glavne komponente su: procesor, memorija, ulazno/izlazne (U/I) komponente.
- **Procesor:** glavne komponente su: kontrolna jedinica, registri, aritmetičko logička jedinica (engl. *arithmetic logic unit – ALU*) i jedinica za izvršavanje instrukcija.
- **Kontrolna jedinica:** obezbeđuje kontrolne signale za rad i koordinaciju svih komponenti procesora. Da bi se to ostvarilo, tradicionalno se koriste mikroprogramirane jedinice u kojima su glavne komponente kontrolna memorija, logika za sekvenciranje mikroinstrukcija i registri. U poslednje vreme, mikroprogramiranje se sve ređe sreće, ali i dalje ostaje važna tehnika kojom se to ostvaruje.

Cilj jeste da se činjenice predstave na način na koji se nove činjenice prikazuju u jasnom kontekstu. Time se umanjuju mogućnosti da se čitalac izgubi i to bi trebalo da pruži bolju motivaciju od pristupa od dna ka vrhu.

Kroz čitavo izlaganje aspekti sistema se posmatraju kako sa stanovišta arhitekture (oni atributi sistema koji su vidljivi programeru u mašinskom jeziku), tako i sa stanovišta organizacije (operativne jedinice i njihova međupovezanost kojima se ostvaruje arhitektura).

PRIMERI SISTEMA

Tekst je namenjen tome da čitaoca upozna sa principima projektovanja i praktičnim problemima u savremenim operativnim sistemima. Zbog toga čisto idejna ili teoretska razrada ne bi bila odgovarajuća. Za ilustriranje ideja i povezivanje sa izborima koji moraju da se izvrše u stvarnom svetu, dve familije procesora su izabrane kao primeri na koje ćemo se stalno pozivati:

- **Intel x86 arhitektura:** arhitektura x86 se najviše koristi za računarske sisteme opšte namene. Arhitektura x86 je u suštini računar sa složenim skupom instrukcija (engl. *Complex Instruction Set Computer – CISC*), sa nekim osobinama računara sa smanjenim skupom instrukcija (engl. *Reduced Instruction Set Computer – RISC*). Najmlađi članovi familije x86 koriste principe projektovanja superskalarnih i procesora sa više jezgara. Evolucija osobina arhitekture x86 nudi izuzetan primer za proučavanje evolucije većine principa projektovanja u arhitekturu računara.
- **ARM:** arhitektura ARM (engl. *Advanced RISC Machine*) je nesumnjivo najviše korišćeni procesor posebne namene, koji se koristi u mobilnim telefonima, iPod multimedijalnim uređajima, opremi za daljinske senzore i mnogim drugim uređajima. Najmlađi članovi ARM familije procesora koriste principe projektovanja superskalarnih i procesora sa više jezgara.

Većina, ali nikako svi, primeri u ovoj knjizi su uzeti iz te dve familije računara. Brojni drugi sistemi, kako savremeni, tako i iz prošlosti, nude primere osobina bitnih za projektovanja arhitekture računara.

PLAN TEKSTA

Knjiga je organizovana u šest delova:

- Uvod
- Računarski sistem
- Aritmetika i logika
- Skupovi instrukcija i asemblerski jezik
- Centralna procesorska jedinica (engl. *central processing unit* – CPU)
- Paralelna organizacija, uključujući više jezgara.

Knjiga sadrži brojna pedagoška pomagala, uključujući korišćenje interaktivne simulacije i brojne crteže i tabele kojima se priča pojašnjava. Svako poglavlje obuhvata spisak ključnih reči, kontrolna pitanja i zadatke za samostalan rad. Knjiga takođe sadrži obiman rečnik pojmova, spisak često korišćenih akronima i literaturu.

DODATNE INFORMACIJE ZA PREDAVAČE

Dodatne informacije za predavače dostupne su na stranici **Instructor Resource Center** (IRC – Centar za pomoć predavačima) ovog udžbenika, do koje može da se dođe preko veb stranice izdavača www.pearson.com/stallings. Da biste dobili pristup do IRC stranice, molimo vas da kontaktirate svog lokalnog zastupnika izdavača Pearson preko veb adrese www.pearson.com/replocator. Na IRC stranici nude se sledeće informacije:

- **Priručnik za projekte:** izvor pomoći za projekte, uključujući dokumentaciju i prenosivi softver, a uz to i predložene projektne zadatke za sve kategorije projekata koje su kasnije navedene u ovom uvodu.
- **Priručnik sa rešenjima:** rešenja za kontrolna pitanja i probleme na kraju poglavlja.
- **PowerPoint slajdovi:** skup slajdova kojima su pokrivena sva poglavlja i koji su pogodni za korišćenje na predavanjima.
- **PDF datoteke:** kopije svih crteža i tabela iz knjige.
- **Skladište testova:** skup pitanja za svako poglavlje.
- **Jednostavni nastavni planovi:** tekst sadrži više materijala nego što je moguće obraditi u jednom semestru. Zbog toga su data uputstva za nekoliko jednostavnih nastavnih planova koji usmeravaju kako da iskoristite ovaj tekst unutar ograničenog vremena. Ovi primeri se zasnivaju na stvarnom iskustvu profesora sa prvim izdanjem.

DODATNA POMOĆ ZA STUDENTE

Za ovo novo izdanje ogromna količina originalnog dodatnog materijala za studente sada je dostupna onlajn. Veb stranica knjige, na adresi www.pearson.com/stallings, obuhvata spisak bitnih linkova organizovanih po poglavljima i spisak sa štamparskim greškama koje su u međuvremenu pronađene u knjizi. Kako bi se studentima pomoglo

da bolje razumeju materiju, zaseban skup problema sa rešenjima za samostalan rad dostupan je na ovoj veb stranici. Studenti mogu da poboljšaju svoje znanje materije iz knjige nalaženjem rešenja za ove probleme, a zatim proveravanjem svojih odgovora. Na ovoj veb stranici takođe se nalaze brojni dokumenti i radovi na koje se ukazuje u tekstu.

PROJEKTI I DRUGE VEŽBE ZA STUDENTE

Za mnoge predavače važna komponenta predavanja o organizaciji i arhitekturi računara je projekat ili više projekata kojima studenti stiču praktična iskustva i tako bolje razumeju o čemu se ovde radi. Ova knjiga nudi izuzetnu podršku kojom se u predavanju uključuje izrada projekata. Materijal koji je dostupan preko veb stranice kao dodatna pomoć predavačima ne samo da obuhvata smernice o zadavanju i strukturi projekata već takođe obuhvata uputstva za korisnike za razne tipove projekata uz tačno određene projektne zadatke, koji su svi posebno napisani za ovu knjigu. Predavači mogu da zadaju projekte u sledećim oblastima:

- **Zadaci za interaktivnu simulaciju:** opisuju se kasnije.
- **Istraživački projekti:** niz istraživačkih zadataka koji upućuju studente na istraživanje pojedinih tema na internetu i pisanje izveštaja.
- **Projekti u kojima se koriste simulacije:** veb stranica za pomoć nudi podršku za korišćenje dva softverska paketa za simulaciju: jedan, pod nazivom SimpleScalar, može da se koristi za istraživanje problema sa organizacijom i arhitekturom prilikom projektovanja, a drugi, pod nazivom SMPCache, nudi moćan alat za obuku kojim se istražuju problemi sa keš memorijom prilikom projektovanja simetričnih procesora.
- **Projekti u asemblerskom jeziku:** koristi se pojednostavljeni asemblerski jezik, CodeBlue, i daju se zadaci koji se zasnivaju na popularnom konceptu programerske igre Core Wars.
- **Čitanje/fizrada izveštaja:** jedan ili više radova iz literature za svako poglavlje koje studenti pročitaju, a potom napišu kraći izveštaj.
- **Pisani zadaci:** spisak pisanih zadataka kojima se olakšava učenje.
- **Skladište testova:** obuhvata pitanja na koja se odgovora sa tačno/netačno, biranjem između više ponuđenih odgovora i popunjavanjem praznog prostora za odgovor.

Ova raznovrsnost projekata i drugih vežbi za studente omogućava predavaču da knjigu koristi kao jednu od komponenata za sadržajno i zanimljivo predavanje i za prilagođavanje nastavnog plana, koji je prilagođen potrebama predavača i studenata.

INTERAKTIVNE SIMULACIJE

Ono po čemu se ovo izdanje posebno odlikuje su interaktivne simulacije. Ove simulacije nude moćnu alatku za bolje razumevanje složenih osobina savremenih računarskih sistema. Koristi se ukupno 20 interaktivnih simulacija za prikazivanje ključnih funkcija i algoritama u osmišljavanju organizacije i arhitekture računara. Na odgovarajućim mestima u knjizi, ikonica ukazuje da postoji odgovarajuća interaktivna

simulacija koja je studentima dostupna za korišćenje preko interneta. Pošto te animacije omogućavaju korisniku da postavi početne uslove, one mogu da posluže kao osnova za studentske zadatke. Dodatak za predavače obuhvata skup zadataka, po jedan za svaku animaciju. Svaki zadatak obuhvata nekoliko posebnih problema koji mogu da se zadaju studentima.

ZAHVALNICE

Ovom novom izdanju doprineli su brojni ljudi koji su za to velikodušno potrošili svoje vreme i iskoristili svoju stručnost. Sledeći profesori su pregledali čitavu knjigu: Nikhil Bhargava (Indijski institut za menadžment, Delhi), James Gil de Lamadrid (Državni univerzitet Bouvi, Odsek za računarske nauke), Debra Calliss (Računarske nauke i tehnika, Državni univerzitet Arizona), Mohammed Anwaruddin (Wentworth institut za tehnologiju, Odsek za računarske nauke), Roger Kieckhafer (Tehnološki univerzitet Mičigen, Elektrotehnika i računarska tehnika), Paul Fortier (Univerzitet Masačusets Dartmut, Elektrotehnika i računarska tehnika), Yan Zhang (Univerzitet Severne Alabame, Računarske nauke i informacioni sistemi), Sanjeev Baskiyar (Univerzitet Obern, Računarske nauke i softverski inženjering) i Jayson Rock (Univerzitet Viskonsin-Milvoki, Računarske nauke). Posebnu zahvalnost zaslužuje profesor Roger Kieckhafer za to što mi je dozvolio da koristim neke od slika i modela performansi iz njegovih beleški za predavanje.

Takođe, zahvaljujem brojnim ljudima koji su detaljno tehnički pregledali jedno ili više poglavlja: Rekai Gonzalez Alberquilla, Allen Baum, Jalil Boukhabza, Dmitry Bufistov, Humberto Calderón, Jesus Carretero, Ashkan Eghbal, Peter Glaskowsky, Ram Huggahalli, Chris Jesshope, Athanasios Kakarountas, Isil Oz, Mitchell Poplingher, Roger Shepherd, Jigar Savla, Karl Stevens, Siri Uppalapati, Dr. Sriram Vajapeyam, Kugan Vivekanandara-jah, Pooria M. Yaghini i Peter Zeno.

Profesor Cindy Noriss sa Državnog univerziteta Appalachian, profesor Bin Mu sa Univerziteta Nju Bransvik i profesor Kenrick Mock sa Univerziteta Aljaska su ljubazno ustupili probleme za samostalan rad.

Aswin Sreedhar sa Univerziteta Masačusets razvio je zadatke za interaktivne simulacije.

Profesor Miguel Angel Vega Rodriguez, profesor dr Juan Manuel Sánchez Pérez i profesor dr Juan Antonio Gómez Pulido, svi sa Univerziteta Eksramadura, Španija, pripremili su probleme za softverski paket SMPCache u priručniku za predavače i napisali su uputstvo za korišćenje softverskog paketa SMPCache.

Todd Bezenek sa Univerziteta Viskonsin i James Stine sa Univerziteta Lehaj pripremili su probleme za softverski paket SimpleScalar u priručniku za predavače, a Todd je takođe napisao uputstvo za korišćenje softverskog paketa SimpleScalar.

Na kraju, želim da se zahvalim brojnim ljudima koji su odgovorni za objavljivanje ove knjige, koji su kao i obično obavili sjajan posao. Ovo se odnosi na osoblje u izdavačkoj kući Pearson, posebno na moju urednicu Tracy Johnson, njenu pomoćnicu Meghan Jacoby i rukovodioca projekta Boba Enggelhardta. Hvala takođe osoblju iz marketinga i prodaje izdavačke kuće Pearson bez čijeg truda se ova knjiga nikad ne bi našla ispred vas.

O AUTORU

Dr. William Stallings napisao je 18 udžbenika sa više prerađenih izdanja, preko 70 knjiga za bezbednost računara, umrežavanje računara i arhitekturu računara. Duže od 30 godina sarađivao je kao tehnički saradnik, tehnički rukovodilac i izvršni rukovodilac sa nekoliko firmi koje se bave visokom tehnologijom. Trenutno je nezavisni konsultant čije klijente obuhvataju proizvođači i korisnici računara i mreža, firme za razvoj softvera i vladine istraživačke institucije koje se bave vrhunskom informatičkom tehnologijom. Dobitnik je 13 nagrada za najbolji udžbenik za računarske nauke koje dodeljuje Udruženje autora udžbenika i naučnih knjiga.

Napravio je i održava veb stranicu za pomoć studentima računarskih nauka pod nazivom Computer Science Student Resource Site na adresi ComputerScienceStudent.com. Na stranici se nalaze dokumenti i linkovi ka raznovrsnim temama koje su zanimljive studentima računarskih nauka (i profesionalcima iz ove oblasti). Član je uredništva školskog časopisa *Cryptologia* koji se bavi raznim temama iz oblasti kriptologije.

Dr Stallings je doktorirao na Univerzitetu MIT iz oblasti računarskih nauka, a diplomirao je elektrotehniku na Univerzitetu Notr Dam u Indijani.

AKRONIMI

ACM	Udruženje za računarske mašine (<i>Association for Computing Machinery</i>)
ALU	Aritmetičko i logička jedinica (<i>Arithmetic Logic Unit</i>)
ANSI	Američki nacionalni institut za standarde (<i>American National Standards Institute</i>)
ASCII	Američki standardni kôd za razmenu informacija (<i>American Standards Code for Information Interchange</i>)
BCD	Binarno kodirani decimalni broj (<i>Binary Coded Decimal</i>)
CD	Kompakt disk (<i>Compact Disk</i>)
CD-ROM	Kompakt disk samo za čitanje (<i>Compact Disk Read-Only Memory</i>)
CISC	Računar sa složenim skupom instrukcija (<i>Complex Instruction Set Computer</i>)
CPU	Centralna procesorska jedinica (<i>Central Processing Unit</i>)
DRAM	Dinamička memorija sa nasumičnim pristupom (<i>Dynamic Random-Access Memory</i>)
DMA	Direktan pristup memoriji (<i>Direct Memory Access</i>)
DVD	Digitalni višenamenski disk (<i>Digital Versatile Disk</i>)
EEPROM	Električno izbrisiva programabilna memorija samo za čitanje (<i>Electrically Erasable Programmable Read-Only Memory</i>)
EPIC	Računarstvo sa eksplicitno paralelnim instrukcijama (<i>Explicitly Parallel Instruction Computing</i>)
EPROM	Izbrisiva programabilna memorija samo za čitanje (<i>Erasable Programmable Read-Only Memory</i>)
HLL	Jezik višeg nivoa (<i>High-Level Language</i>)
I/O	Ulaz/izlaz (<i>Input/Output</i>)
IAR	Registar adrese instrukcije (<i>Instruction Address Register</i>)
IC	Integrirano kolo (<i>Integrated Circuit</i>)
IEEE	Institut inženjera elektrotehnike i elektronike (<i>Institute of Electrical and Electronics Engineers</i>)
ILP	Paralelizam na nivou instrukcija (<i>Instruction-Level Parallelism</i>)
IR	Registar za instrukcije (<i>Instruction Register</i>)
LRU	Najdavnije korišćen (<i>Least Recently Used</i>)
LSI	Integracija visokog nivoa (<i>Large-scale Integration</i>)
MAR	Registar memorijske adrese (<i>Memory Address Register</i>)
MBR	Registar prihvatne memorije (<i>Memory Buffer Register</i>)

MESI	Promenjeno-isključivo-deljeno-nevažće (<i>Modify-Exclusive-Shared-Invalid</i>)
MIC	Više integrisanih jezgara (<i>Many Integrated Core</i>)
MMU	Jedinica za upravljanje memorijom (<i>Memory Management Unit</i>)
MSI	Integracija srednjeg nivoa (<i>Medium-Scale Integration</i>)
NUMA	Neuniformni pristup memoriji (<i>Nonuniform Memory Access</i>)
OS	Operativni sistem (<i>Operating System</i>)
PC	Programski brojač (<i>Program Counter</i>)
PCB	Kontrolni blok procesa (<i>Process Control Block</i>)
PCI	Međusobno povezivanje periferijskih komponenti (<i>Peripheral Component Interconnect</i>)
PROM	Programabilna memorija samo za čitanje (<i>Programmable Read-Only Memory</i>)
PSW	Reč stanja procesora (<i>Processor Status Word</i>)
RAID	Redundantni niz nezavisnih diskova (<i>Redundant Array of Independent Disks</i>)
RALU	Registarsko/aritmetičko i logička jedinica (<i>Register/Arithmetic-Logic Unit</i>)
RAM	Memorija sa nasumičnim pristupom (<i>Random-Access Memory</i>)
RISC	Računar sa smanjenim skupom instrukcija (<i>Reduced Instruction Set Computer</i>)
ROM	Memorija samo za čitanje (<i>Read-Only Memory</i>)
SCSI	Interfejs malih računarskih sistema (<i>Small Computer System Interface</i>)
SMP	Simetrični multiprocesori (<i>Symmetric Multiprocessors</i>)
SRAM	Statička memorija sa nasumičnim pristupom (<i>Static Random-Access Memory</i>)
SSI	Integracija niskog nivoa (<i>Small-Scale Integration</i>)
ULSI	Integracija izuzetno visokog nivoa (<i>Ultra Large-Scale Integration</i>)
VLIW	Vrlo dugačka reč instrukcije (<i>Very Long Instruction Word</i>)
VLSI	Integracija veoma visokog nivoa (<i>Very Large-Scale Integration</i>)

OSNOVNI POJMOVI I EVOLUCIJA RAČUNARA

- 1.1 Organizacija i arhitektura**
- 1.2 Struktura i funkcija**
 - Funkcija
 - Struktura
- 1.3 IAS računar**
- 1.4 Logička kola, memorijske ćelije, čipovi i moduli sa više čipova**
 - Logička kola i memorijske ćelije
 - Tranzistori
 - Mikroelektronski čipovi
 - Moduli sa više čipova
- 1.5 Evolucija arhitekture Intel x86**
- 1.6 Ugrađeni sistemi**
 - Internet stvari
 - Ugrađeni operativni sistemi
 - Procesori opšte namene nasuprot namenskih procesora
 - Mikroprocesori nasuprot mikrokontrolera
 - Ugrađeni nasuprot duboko ugrađenih sistema
- 1.7 Arhitektura ARM procesora**
 - Evolucija ARM procesora
 - Arhitektura skupa instrukcija
 - ARM proizvodi
- 1.8 Ključni termini, kontrolna pitanja i zadaci**

CILJEVI UČENJA

Posle proučavanja ovog poglavlja moći ćete da:

- ◆ objasnite opšte funkcije i strukturu računara;
- ◆ opišete evoluciju računarske tehnologije od prvobitnih digitalnih računara do najnovijih mikroprocesora;
- ◆ opišete evoluciju arhitekture x86;
- ◆ definišete ugrađene sisteme i navedete neke od zahteva i ograničenja koje raznovrsni ugrađeni sistemi moraju da ispune.

1.1 ORGANIZACIJA I ARHITEKTURA

Pri opisivanju računara često se pravi razlika između *arhitekture računara* i *organizacije računara*. Mada je teško dati tačnu definiciju ovih termina, postoji opšta saglasnost o opštim oblastima na koje se svaki od njih odnosi. Na primer, pogledajte [VRAN80], [SIEW82] i [BELL78a]; zanimljiv, nešto drugačiji prikaz dat je u [REDD76].

Arhitektura računara ukazuje na one atribute sistema koji su vidljivi programerima ili, drugim rečima, one atribute koji imaju neposredan uticaj na logičko izvršavanje programa. Termin koji se često koristi uporedo sa arhitekturom računara je **arhitektura skupa instrukcija** (engl. *instruction set architecture – ISA*). ISA definiše format instrukcija, operacione kodove (opkodove) instrukcija, registre, instrukcije i memoriju za podatke; posledice izvršenih instrukcija na registre i memoriju i algoritam kojim se kontroliše izvršavanje instrukcija. **Organizacija računara** odnosi se na zasebne celine koje obrađuju podatke i njihovu povezanost, čime se ostvaruju određeni arhitektonski zahtevi. Primeri atributa arhitekture obuhvataju: skup instrukcija, broj bitova koji se koristi za predstavljanje raznih tipova podataka (npr. brojevi, znaci), U/I mehanizmi i tehnike za adresiranje memorije. Atributi organizacije obuhvataju one detalje hardvera koje programeri praktično ne vide, kao što su kontrolni signali, interfejsi između računara i perifernih uređaja i tehnologija koja se koristi za memoriju.

Na primer, to da li će računar imati instrukciju za množenje je problem koji se rešava prilikom projektovanja arhitekture računara. Problem organizacije je to da li će se ta instrukcija ostvarivati posebnom jedinicom za množenje ili mehanizmom koji jedinicu za sabiranje koristi više puta. Odluka o organizaciji može da se zasniva na tome koliko često će se instrukcije za množenje koristiti, koje od dva rešenja je brže, kao i ceni i fizičkoj veličini posebne jedinice za množenje.

Istorijski posmatrano, a tako je i danas, razlika između arhitekture i organizacije je izuzetno važna. Većina proizvođača računara nudi više modela istog računara sa istom arhitekturom koji se razlikuju po organizaciji. Posledica je da različiti modeli istog računara imaju različite cene i performanse. Pored toga, određena arhitektura može da se koristi godinama i da obuhvati različite modele računara čija se organizacija menja promenom tehnologije. Najistaknutiji primer za oba slučaja je arhitektura IBM System/370. Ova arhitektura prvi put je uvedena 1970. godine i obuhvatala je brojne modele. Korisnici sa umerenim zahtevima mogli su da kupe jeftiniji, sporiji model i da,

ako se zahtevi povećaju, kasnije nadgrade na skuplji, brži model, pri čemu ne moraju da odbace softver koji je već razvijen. Tokom godina IBM je uveo brojne nove modele sa unapređenom tehnologijom kojima su menjani stariji modeli, nudeći kupcima veću brzinu, nižu cenu ili oboje. Ti noviji modeli zadržali su istu arhitekturu, tako da kupci nisu morali da ulažu u novi softver. Ono što je najznačajnije jeste to da je arhitektura System/370, uz manja poboljšanja, preživela do danas kao arhitektura koju IBM koristi za proizvodnju velikih centralnih računarskih sistema.

U klasi računara koji se nazivaju mikroračunari odnos između arhitekture i organizacije je izuzetno blizak. Promene u tehnologiji ne samo da utiču na organizaciju već kao posledicu imaju uvođenje sve moćnijih i složenijih arhitektura. Uopšteno govoreći, zahtevi za kompatibilnost između generacija ovih manjih mašina su manji. Stoga odluke koje se donose, a tiču se organizacije i arhitekture računara, mnogo više utiču jedne na druge. Možda najzanimljiviji primer za to je računar sa smanjenim skupom instrukcija (engl. *reduced instruction set computer* – RISC), koji istražujemo u poglavlju 15.

U ovoj knjizi istražujemo i organizaciju računara i arhitekturu računara. Naglasak je možda malo više na strani organizacije. Međutim, pošto organizacija računara mora da bude osmišljena tako da ostvari određene arhitektonske zahteve, posebno razmatranje organizacije znači da je neophodno detaljno istražiti arhitekturu računara.

1.2 STRUKTURA I FUNKCIJA

Računar je složen sistem; savremeni računari sadrže milione elementarnih elektronskih komponenti. Kako zbog toga neko može jasno da ih opiše? Ključ je u tome da se prepozna hijerarhijska priroda većine složenih sistema, uključujući računar [SIMO96]. Hijerarhijski sistem je skup međusobno povezanih podsistema; svaki podsistem može, sa svoje strane, da sadrži podsisteme nižeg nivoa, sve dok ne stignemo do nekog najnižeg nivoa elementarnog podsistema.

Hijerarhijska priroda složenih sistema je suštinski važna kako za njihovo osmišljavanje, tako i za njihovo opisivanje. Projektant treba da se bavi samo tačno određenim nivoom sistema u nekom trenutku. Na svakom nivou sistem se sastoji od skupa komponenti i njihovih međusobnih odnosa. Ponašanje na svakom nivou zavisi samo do pojednostavljenih, apstraktnih karakteristika sistema na sledećem nižem nivou. Na svakom nivou projektant brine samo o strukturi i funkciji:

- **struktura:** način na koji su komponente međusobno povezane;
- **funkcija:** rad svake pojedinačne komponente kao dela strukture.

Što se tiče opisivanja, imamo dva izbora: početi od dna i nadograđivati do kompletnog opisa ili početi pogledom sa vrha i razgrađivati sistem u njegove poddelove. Dokazi iz brojnih oblasti navode na to da je pristup od vrha ka dnu jasniji i mnogo uspešniji [WEIN75].

Pristup koji se koristi u ovoj knjizi potiče iz te tačke gledišta. Računarski sistem biće opisan od vrha ka dnu. Počecemo sa glavnim komponentama računara, opisujući njihovu strukturu i funkciju, a zatim nastaviti ka nižim slojevima u hijerarhiji. Preostali deo ovog poglavlja nudi izuzetno kratak prikaz plana kojim se krećemo.

Funkcija

I struktura i funkcionisanje računara su, u suštini, jednostavni. Prosti je rečeno, postoje samo četiri osnovne funkcije koje računar može da obavlja:

- **Obrada podataka:** podaci mogu da budu u različitim oblicima, a opseg zahteva za obradu je širok. Međutim, videćemo da postoji samo nekoliko osnovnih metoda ili tipova za obradu podataka.
- **Skladištenje podataka:** čak i ako računar obrađuje podatke u letu (tj. podaci stignu i budu obrađeni, a rezultati odmah izlaze), računar mora privremeno da čuva bar one delove podataka sa kojima radi u datom trenutku. Stoga postoji bar neka funkcija za kratkotrajno skladištenje podataka. Jednako je važno da računar obavlja funkciju dugoročnog skladištenja podataka. Datoteke sa podacima se skladište na računaru kako bi se oni kasnije preuzeli i ažurirali.
- **Premeštanje podataka:** radno okruženje računara sastoji se od uređaja koji služe bilo kao izvor, ili kao odredište podataka. Proces primanja podataka od uređaja ili isporučivanja podataka za uređaj koji je direktno povezan sa računarem poznat je kao *ulaz/izlaz* (U/I – engl. *input/output – I/O*), a za taj uređaj se kaže da je *periferni*. Kada se podaci premeštaju preko većih rastojanja, sa udaljenog uređaja ili sa njega, taj proces je poznat kao *razmena podataka*.
- **Kontrola:** kontrolna jedinica unutar računara upravlja resursima računara i usklađuje rad njegovih funkcionalnih delova pri odgovaranju na instrukcije.

Prethodna priča može da izgleda besmisleno uopštena. Sasvim je moguće, čak i na najvišem nivou strukture računara, napraviti razliku između raznovrsnih funkcija, ali da citiram [SIEW82]:

„Potrebno je izuzetno malo oblikovanje strukture računara da bi se ispunile funkcije koje moraju da se obave. U korenu toga leži opšte-namenska priroda računara, u kojoj se sve funkcionalne posebnosti dešavaju prilikom programiranja, a ne tokom projektovanja.”

Struktura

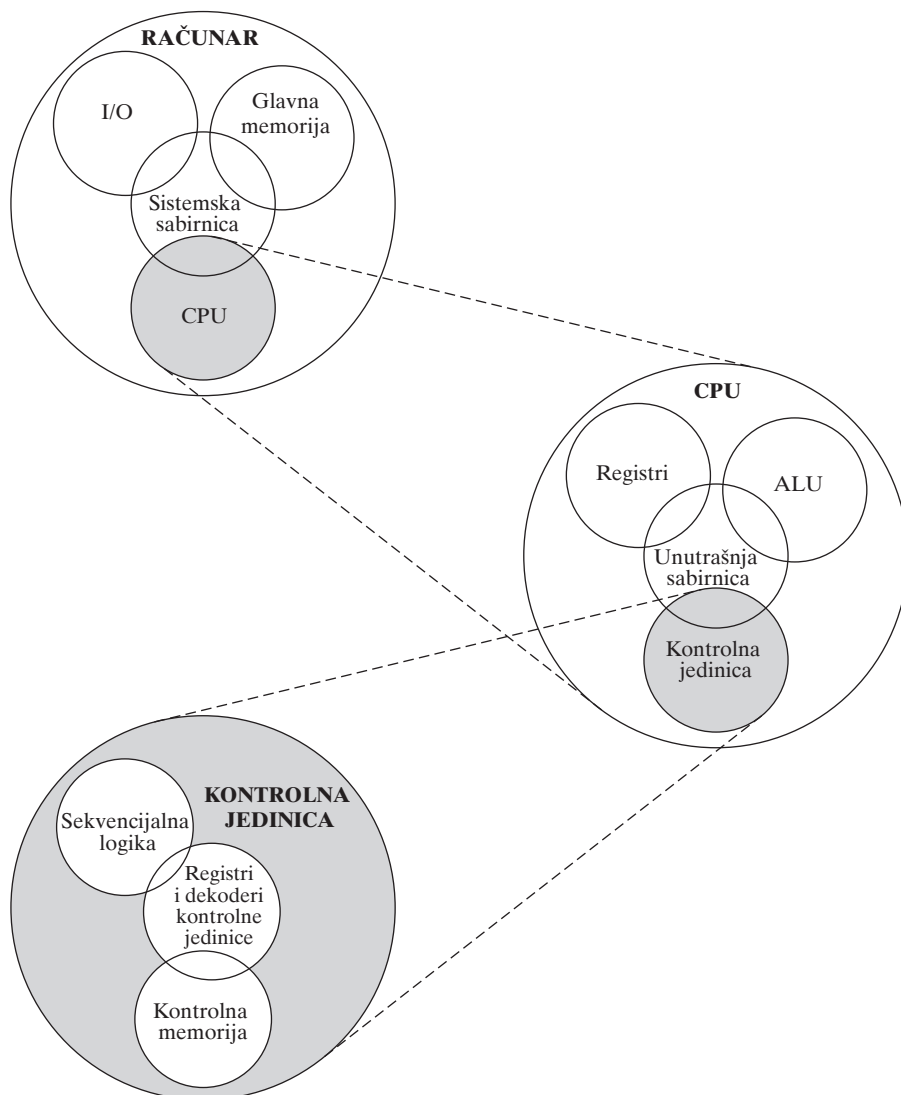
Sada uopšteno posmatramo unutrašnju strukturu računara. Počinjemo sa tradicionalnim računarem sa jednim procesorom, koji koristi mikroprogramiranu kontrolnu jedinicu, a zatim istražujemo tipičnu strukturu sa više jezgara.

JEDNOSTAVAN RAČUNAR SA JEDNIM PROCESOROM Na slici 1.1 dat je hijerarhijski prikaz unutrašnje strukture tradicionalnog računara sa jednim procesorom. Postoje četiri glavne sastavne komponente:

- **centralna procesorska jedinica** (engl. *central processing unit – CPU*): kontroliše rad računara i obavlja njegovu funkciju obrade podataka; obično se za nju kaže samo **procesor**;
- **glavna memorija:** skladišti podatke;
- **U/I:** premešta podatke između računara i njegovog spoljašnjeg okruženja;

- **veze između komponenata sistema:** neki mehanizam koji obezbeđuje komunikaciju između CPU, glavne memorije i U/I; opšti primer povezivanja između komponenata sistema je pomoću **sistemske sabirnice**, koja se sastoji od brojnih prozvodnika za koje su sve ostale komponente povezane.

U računaru je moguće pronaći jednu ili više od svake gorepomenute komponente. Tradicionalno postoji samo jedan procesor. Poslednjih godina sve više se koristi više procesora u jednom računaru. Neke od problema koji se odnose na projektovanje sa više procesora razmatraćemo u tekstu koji sledi; peti deo ove knjige posvećen je tim računarima.



Slika 1.1 Računar: struktura najvišeg nivoa